

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-286125

(43)Date of publication of application : 12.10.2001

(51)Int.CI: H02M 3/07

(21)Application number : 2001-009366 (71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 17.01.2001 (72)Inventor : NANO TAKAO

(30)Priority

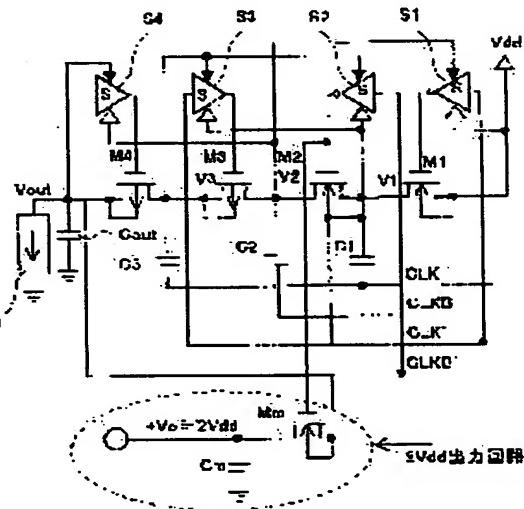
Priority number : 2000016442 Priority date : 26.01.2000 Priority country : JP

(54) CHARGE-PUMP CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a charge-pump circuit having high efficiency and a large output current.

SOLUTION: Two front-stag MOS transistor M1, M2 for charge transmission are configured in a N-channel pattern, and two rear-stage MOS transistor M3, M4 for charge transmission in a P-channel pattern. Also, there are mounted inverting level-shift circuits S1, S2 enabling the output of an intermediate potential and non-inverting level-shift circuits S3, S4. By way of these configurations, the charge-pump circuit having high efficiency and a large output current is materialized as well as an inter-gate/source voltage Vgs (transistors in ON-state) of the transistors M1 to M4 for charge transmission is evened to 2Vdd.



LEGAL STATUS

[Date of request for examination] 11.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3475178

[Date of registration] 19.09.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(書誌+要約+請求の範囲)

- (19)【発行国】日本国特許庁(JP)
 (12)【公報種別】公開特許公報(A)
 (11)【公開番号】特開2001-286125(P2001-286125A)
 (43)【公開日】平成13年10月12日(2001. 10. 12)
 (54)【発明の名称】チャージポンプ回路
 (51)【国際特許分類第7版】

H02M 3/07

【FI】

H02M 3/07

【審査請求】未請求

【請求項の数】9

【出願形態】OL

【全頁数】15

- (21)【出願番号】特願2001-9366(P2001-9366)
 (22)【出願日】平成13年1月17日(2001. 1. 17)
 (31)【優先権主張番号】特願2000-16442(P2000-16442)
 (32)【優先日】平成12年1月26日(2000. 1. 26)
 (33)【優先権主張国】日本(JP)

(71)【出願人】

【識別番号】000001889

【氏名又は名称】三洋電機株式会社

【住所又は居所】大阪府守口市京阪本通2丁目5番5号

(72)【発明者】

【氏名】名野 隆夫

【住所又は居所】大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(74)【代理人】

【識別番号】100111383

【弁理士】

【氏名又は名称】芝野 正雅

【テーマコード(参考)】

5H730

【Fターム(参考)】

5H730 AA14 AS00 AS04 BB02 BB57 BB86 DD04 DD26 EE65 FG01

(57)【要約】

【課題】高効率で大出力電流のチャージポンプ回路を提供する。

【解決手段】前段2つの電荷転送用MOSトランジスタM1、M2をNチャネル型で構成し、後段2つの電荷転送用MOSトランジスタM3、M4をPチャネル型で構成する。また、中間電位の出力を可能にした反転レベルシフト回路S1とS2、非反転レベルシフト回路S3とS4を設けた。これらの構成により、高効率で大出力電流のチャージポンプ回路を実現できると共に電荷転送用トランジスタM1～M4のゲート・ソース間電圧V_{gs}(トランジスタがオン状態の時)を2V_{dd}に揃えることができる。

【特許請求の範囲】

【請求項1】初段の電荷転送MOSトランジスタに所定の入力電圧が印加されると共に直列接続された(n+2)個の電荷転送用MOSトランジスタと、前記電荷転送用MOSトランジスタの各接続点に一端が接続された結合コンデンサと、前記結合コンデンサの他端に交互に逆相のクロックパルスを供給するクロックドライバーとを備え、後段の電荷転送用MOSトランジスタから正の昇圧電圧を出力するチャージポンプ回路において、後段2個の電荷転送用MOSトランジスタをPチャネルで構成し残余のn個の電荷転送用MOSトランジスタをNチャネル型で構成すると共に、前記電荷転送用MOSトランジスタがオンする時にゲート・ソース間電圧が一定値となるようなゲート電圧を印加する回路手段を設けたことを特徴とするチャージポンプ回路。

【請求項2】請求項1に記載のチャージポンプ回路において、前記回路手段は、前記クロックパルスに応じて前記Nチャネル型の電荷転送用MOSトランジスタのオンオフを制御する反転レベルシフト回路と、前記クロックパルスに応じて前記Pチャネル型の電荷転送用MOSトランジスタのオンオフを制御する非反転レベルシフト回路と、を備え、前記反転レベルシフト回路の高電位側の電源として昇圧された後段の接続点の電圧を用いると共に、前記非反転レベルシフト回路の低電位側の電源として前段の接続点の電圧を用いることを特徴とするチャージポンプ回路。

【請求項3】請求項2に記載のチャージポンプ回路において、前記反転レベルシフト回路の高電位側の電源として1段後の接続点の電圧を用いると共に、前記非反転レベルシフト回路の低電位側の電源として1段前の接続点の電圧を用いることを特徴とするチャージポンプ回路。

【請求項4】請求項3に記載のチャージポンプ回路において、中間段の電荷転送用MOSトランジスタの昇圧電圧を出力して他の回路の電源として用いることを特徴とするチャージポンプ回路。

【請求項5】請求項3に記載のチャージポンプ回路において、前記結合コンデンサに供給されるクロックパルスと前記反転レベルシフト回路と非反転レベルシフト回路に供給されるクロックパルスのデューティを異ならしめることにより、前記電荷転送用MOSトランジスタの電流の逆流を防止したことを特徴とするチャージポンプ回路。

【請求項6】初段の電荷転送MOSトランジスタに所定の入力電圧が印加されると共に直列接続された(n+2)個の電荷転送用MOSトランジスタと、前記電荷転送用MOSトランジスタの各接続点に一端が接続された結合コンデンサと、前記結合コンデンサの他端に交互に逆相のクロックパルスを供給するクロックドライバーとを備え、後段の電荷転送用MOSトランジスタから負の昇圧電圧を出力するチャージポンプ回路において、後段2個の電荷転送用MOSトランジスタをNチャネルで構成し残余のn個の電荷転送用MOSトランジスタをPチャネル型で構成すると共に、前記電荷転送用MOSトランジスタがオンする時にゲート・ソース間電圧が一定値となるようなゲート電圧を印加する回路手段を設けたことを特徴とするチャージポンプ回路。

【請求項7】請求項6に記載のチャージポンプ回路において、前記回路手段は、前記クロックパルスに応じて前記Pチャネル型の電荷転送用MOSトランジスタのオンオフを制御する反転レベルシフト回路と、前記クロックパルスに応じて前記Nチャネル型の電荷転送用MOSトランジスタのオンオフを制御する非反転レベルシフト回路と、を備え、前記反転レベルシフト回路の低電位側の電源としての昇圧された後段の接続点の電圧を用いると共に、前記非反転レベルシフト回路の高電位側の電源として前段の接続点の電圧を用いることを特徴とするチャージポンプ回路。

【請求項8】請求項7に記載のチャージポンプ回路において、前記反転レベルシフト回路の低電位側の電源として1段後の接続点の電圧を用いると共に、前記非反転レベルシフト回路の高電位側の電源としての1段前の接続点の電圧を用いることを特徴とするチャージポンプ回路。

【請求項9】初段の電荷転送MOSトランジスタに入力電圧が印加されると共に直列接続された複数の同一チャネル型の電荷転送用MOSトランジスタと、前記電荷転送用MOSトランジスタの各接続点に一端が接続された結合コンデンサと、前記結合コンデンサの他端に交互に逆相のクロックパルスを供給するクロックドライバーと、前記クロックパルスに応じて、電荷転送用MOSトランジスタのゲートに、当該電荷転送用MOSトランジスタをオンオフさせるための電圧を供給するレベルシフト回路を備えることを特徴とするチャージポンプ回路。

詳細な説明

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電源回路等に用いられるチャージポンプ回路に関し、特に高効率、大電流出力を可能としたチャージポンプ回路に関する。

【0002】

【従来の技術】近年のビデオカメラ、デジタルスチールカメラ(DSC)、DSCフォーン等の映像機器は、その映像を取り込むためにCCD(Charge Coupled Devices)を使用している。CCDを駆動するためのCCD駆動回路は、プラス、マイナスの高電圧(十数V)で且つ大電流(数mA)の電源回路を必要とする。現在、この高電圧はスイッチングレギュレータを用いて生成している。

【0003】スイッチングレギュレータは高性能、即ち高い電力効率(出力電力／入力電力)にて、高電圧を生成することができる。しかし、この回路は電流のスイッチング時に高調波ノイズを発生する欠点があり、電源回路をシールドして用いなければならない。更に外部部品としてコイルを必要とする。

【0004】一方チャージポンプ回路は、小ノイズで高電圧を生成できるが、従来より電力効率が悪いという欠点があり、電力効率を最優先の仕様とする携帯機器の電源回路として、これを使用することはできない。そこで、高性能のチャージポンプ回路が実現できれば、携帯機器の小型化に貢献できる。

【0005】従来の最も基本的なチャージポンプ回路としてディクソン(Dickson)チャージポンプ回路が知られている。この回路は、例えば技術文献「John F.Dickson "On-chip High-Voltage Generation in MNOS Integrated Circuits Using an Improved Voltage Multiplier Technique" IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL.SC-11, NO.3 pp.374-378 JUNE 1976.」に詳しく記載されている。

【0006】図11は4段のディクソン・チャージポンプ回路を示す概略回路図である。図11において5つのダイオードが直列接続されている。C_iは結合容量、C_lは出力容量、CLKとCLKBは互いに逆相の入力クロックパルスである。また、51はクロックドライバー、52は電流負荷である。

【0007】安定状態において、出力に定電流I_{out}が流れる場合、チャージポンプ回路への入力電流は、入力電圧V_{in}からの電流とクロックドライバーから供給される電流となる。これらの電流は、寄生容量への充放電電流を無視すると次のようになる。Φ1=ハイ(High)、Φ2=ロウ(Low)の期間、図中の実線矢印の方向に2I_{out}の平均電流が流れる。また、Φ1=ロウ(Low)、Φ2=ハイ(High)の期間、図の破線矢印の方向に2I_{out}の平均電流が流れる。クロックサイクルでのこれらの平均電流は全てI_{out}となる。安定状態におけるチャージポンプ回路の昇圧電圧V_{out}は以下のように表わされる。

【0008】

【数1】

$$V_{out} = V_{in} - V_d + n(V_{\phi'} - V_l - V_d)$$

【0009】ここで、V_{φ'}は各接続ノードにおいて、クロックパルスの変化に伴い結合容量によって生じる電圧振幅である。V_lは出力電流I_{out}によって生じる電圧降下、V_{in}は入力電圧であり、通常プラス昇圧では電源電圧V_{dd}、マイナス昇圧では0Vとしている。V_dは順方向バイアスダイオード電圧(Foward bias diode voltage) nはポンピング段数である。更に、V_lとV_{φ'}は次式で表される。

【0010】

【数2】

$$V_l = \frac{I_{out}}{f(C+C_s)} = \frac{2I_{out} T/2}{C+C_s}$$

【0011】

【数3】

$$V_{\phi'} = V_{\phi} \frac{C}{C+C_s}$$

【0012】ここで、 C はクロック結合容量(clock coupling capacitance)、 C_s は各接続ノードにおける寄生容量(stray capacitance at each node)、 V_p はクロックパルスの振幅(clock pulse amplitude)、 f はクロックパルスの周波数、 T はクロック周期(clock period)である。チャージポンプ回路の電力効率は、クロックドライバーから寄生容量に流れる充放電電流を無視し、 $V_{in} = V_{dd}$ とすると以下の式で表される。

【0013】

【数4】

$$\eta = \frac{V_{out}I_{out}}{(n+1)V_{dd}I_{out}} = \frac{V_{out}}{(n+1)V_{dd}}$$

【0014】このように、チャージポンプ回路においては、ダイオードを電荷転送素子(charge transfer device)として用いて電荷を次段へと次々に転送することにより昇圧を行っている。しかし、MOS集積回路への搭載を考えるとプロセスへの適合性からpn接合のダイオードよりMOSトランジスタを使用する方が実現しやすい。そこで、電荷転送用素子としてダイオードの代わりにMOSトランジスタを用いることが提案された。この場合は式(1)において、 V_d はMOSトランジスタの閾値電圧(threshold voltage) V_t となる。

【0015】さて、閾値電圧 V_t 分の電圧ロス(voltage loss)を無くし、高性能チャージポンプ回路を実現するには、 I_{out} の値に対応して電荷転送用MOSトランジスタのインピーダンスを下げねばならない。そのためには、電荷転送用MOSトランジスタのチャネル幅を最適化すると同時に、そのゲート・ソース間電圧 V_{gs} を電源電圧 V_{dd} 以上に上げることが効果的である。これを実現したチャージポンプ回路は例えば、技術文献「Jieh-Tsorng Wu "MOS Charge Pumps for Low-Voltage Operation" IEEE JOURNAL OF SOLID-STATE CIRCUITS VOL.33, NO.4 APRIL 1998」に詳細に記載されている。

【0016】

【発明が解決しようとする課題】本発明者は上記技術文献のチャージポンプ回路を検討したところ、以下の問題点を見出した。同文献に掲載された1つのチャージポンプ回路の回路図を図12に示す。図中、MD1～MD4は各ポンプノードの初期設定用のダイオードでありポンピング動作には寄与しない。この回路の特徴は電荷転送用MOSトランジスタMS1～MS3のゲート・ソース間電圧 V_{gs} として昇圧した後段のポンピングノードの電圧を戻して、2 V_{dd} を与えていた点である。しかし、最終段の電荷転送用MOSトランジスタMS4については V_{gs} として2 V_{dd} を与えるのが困難であり、電圧ロスが生じるのを避けられない。

【0017】上記文献に掲載された他のチャージポンプ回路は図13に示すダイナミック方式のチャージポンプ回路である。この回路は、MOSトランジスタMD4の V_{gs} が $V_{dd} + (V_{dd} - V_{th})$ 、更にMOSトランジスタMD0の V_{gs} が $(V_{dd} - V_{th})$ と低下するのを回避するためにブートストラップ(boot-strap)方式の高電圧クロック発生器(High-voltage clock generator)を用いている。また、全ての電荷転送用MOSトランジスタMS1～MS4はNチャネル型で構成されている。

【0018】この方式は電流負荷が小さいときには、電荷転送用MOSトランジスタサイズが小さく、即ちゲート寄生容量が小さいので効果的である。しかし大電流出力のチャージポンプ回路を実現するためには、電荷転送用MOSトランジスタのチャネル幅を数mmとしなければならず、この結果MOSトランジスタのゲート寄生容量が大(数pF)となり、ブートストラップ方式により2 V_{dd} のクロックを作ることが至難となる。また、後段の電荷転送用MOSトランジスタのゲート・ソース間電圧 V_{gs} として、電源電圧 V_{dd} 以上の電圧を印加する手法を別途考案しなければならないという欠点があった。

【0019】本発明は上記従来技術の問題点を解決する課題に鑑みて為されたものであり、電荷転送用MOSトランジスタの閾値電圧 V_t に起因する電圧ロスを無くして高効率かつ大出力電流のチャージポンプ回路を提供することを目的とする。また、本発明は全ての電荷転送用MOSトランジスタのゲートソース間電圧 V_{gs} の絶対値を2 V_{dd} とすることによりゲート酸化膜耐圧を確保すると共に電荷転送用MOSトランジスタの最適設計を可能にすることを目的とする。

【0020】

【課題を解決するための手段】本願の発明中、代表的なものの概要を説明すれば、以下のとおりである。

【0021】第1のチャージポンプ回路は、初段の電荷転送MOSトランジスタに所定の入力電圧が印加されると共に直列接続された(n+2)個の電荷転送用MOSトランジスタと、電荷転送用MO

Sトランジスタの各接続点に一端が接続された結合コンデンサと、結合コンデンサの他端に交互に逆相のクロックパルスを供給するクロックドライバーとを備え、後段の電荷転送用MOSトランジスタから正の昇圧電圧を出力するチャージポンプ回路において、後段2個の電荷転送用MOSトランジスタをPチャネルで構成し残余のn個の電荷転送用MOSトランジスタをNチャネル型で構成すると共に、電荷転送用MOSトランジスタがオンする時にゲート・ソース間電圧が一定値となるようなゲート電圧を印加する回路手段を設けたものである。

【0022】かかる手段によれば、電荷転送用MOSトランジスタの閾値電圧 V_t に起因する電圧ロスを無くして高効率かつ大出力電流のチャージポンプ回路を提供することができる。しかも、全ての電荷転送用MOSトランジスタのゲートソース間電圧 V_{gs} の絶対値を一定値(例えば、 $2V_{dd}$)とすることによりゲート酸化膜耐圧を安定して確保することができると共に電荷転送用MOSトランジスタの最適設計が可能になる。

【0023】第2のチャージポンプ回路は、第1のチャージポンプ回路において、回路手段は、クロックパルスに応じてNチャネル型の電荷転送用MOSトランジスタのオンオフを制御する反転レベルシフト回路と、クロックパルスに応じてPチャネル型の電荷転送用MOSトランジスタのオンオフを制御する非反転レベルシフト回路と、を備え、反転レベルシフト回路の高電位側の電源として昇圧された後段の接続点の電圧を用いると共に、非反転レベルシフト回路の低電位側の電源として前段の接続点の電圧を用いるものである。

【0024】かかる手段によれば、反転レベルシフト回路と非反転レベルシフト回路とにより、電荷転送用MOSトランジスタのオンオフを制御して昇圧を可能にすると共に、全ての電荷転送用MOSトランジスタのゲートソース間電圧 V_{gs} を一定値にすることができます。

【0025】第3のチャージポンプ回路は、第2のチャージポンプ回路において、反転レベルシフト回路の高電位側の電源として1段後の接続点の電圧を用いると共に、非反転レベルシフト回路の低電位側の電源として1段前の接続点の電圧を用いるものである。

【0026】かかる手段によれば、全ての電荷転送用MOSトランジスタのゲートソース間電圧 V_{gs} を $2V_{dd}$ とすることができます。

【0027】第4のチャージポンプ回路は、第3のチャージポンプ回路において、中間段の電荷転送用MOSトランジスタの昇圧電圧を出力して他の回路の電源として用いるものである。

【0028】かかる手段によれば、高電圧を必要とする他の回路の電源回路を省略することができ、集積回路の設計上効率化が図れる。

【0029】第5のチャージポンプ回路は第3のチャージポンプ回路において、結合コンデンサに供給されるクロックパルスと反転レベルシフト回路と非反転レベルシフト回路に供給されるクロックパルスのデューティを異ならしめることにより、電荷転送用MOSトランジスタの逆方向電流を防止したものである。

【0030】かかる手段によれば、消費電力のロスを防止できる。

【0031】

【発明の実施の形態】以下、本発明の実施形態について、図1～図9を参照しながら説明する。図1は、本発明の第1の実施形態に係る3段チャージポンプ回路を示す概略回路図である。

【0032】図1において、4つの電荷転送用MOSトランジスタM1～M4は直列接続されている。前段のM1、M2はNチャネル型、後段のM3、M4はPチャネル型である点が1つの特徴である。M1～M4のゲート・基板間電圧 V_{gb} はゲート・ソース間電圧 V_{gs} と同一値となるように、ソースと基板が同電位となるように接続されている。また、M1のソースには入力電圧 V_{in} として電源電圧 V_{dd} が供給されている。また、M4のドレインからの昇圧電圧 V_{out} が出力され、電流負荷 L に供給される。

【0033】C1、C2、C3は電荷転送用MOSトランジスタM1～M4の接続点(ポンピングノード)に一端が接続された結合コンデンサである。結合コンデンサC1～C3の他端にはクロックパルスCLKとこれと逆相のクロックパルスCLKBが交互に印加される。クロックパルスCLK、CLKBは不図示のクロックドライバーから出力される。このクロックドライバーには電源電圧 V_{dd} が供給されているものとする。

【0034】電荷転送用MOSトランジスタM1とM2の各ゲートには反転レベルシフト回路S1とS2の出力が供給されている。また、電荷転送用MOSトランジスタM3とM4の各ゲートには非反転レベルシフト回路S3とS4の出力が供給されている。

【0035】反転レベルシフト回路S1、S2の回路構成及び動作波形図を図2に示す。図2(a)に示すように、この反転レベルシフト回路は入力インバータINV、差動入力MOSトランジスタM11とM12、クロス接続されたMOSトランジスタM13とM14とを備える。ここまで構成は従来のレベル

シフト回路と同様である。

【0036】この反転レベルシフト回路は、これらに加えてプルアップ接続されたMOSトランジスタM15、M16を備えている。そして、MOSトランジスタM15のゲートには電圧V12が印加されると共にソースには電位Aが印加されている。

【0037】また、MOSトランジスタM16のゲートにはV12と逆相の電圧V11が印加されると共にソースには電位Bが印加されている。ここで、電位A>電位Bである。M11、M12はNチャネル型、M13～M16はPチャネル型である。

【0038】また、図2(b)に示すように、上述の構成のレベルシフト回路において、MOSトランジスタM15、M16をインバータ構成とするように変更してもよい。

【0039】上述した構成の反転レベルシフト回路の動作波形を図2(c)に示す。従来のレベルシフト回路がハイ(High)電圧と0Vを出力するのに対して、このレベルシフト回路は電位Aと中間電位B(A>B>0V)を交互に出力する点が特徴である。この回路を用いることにより、後述するように、電荷転送用MOSトランジスタM1、M2のゲート・ドレイン間電圧の絶対値を一定電圧(2Vdd)に揃えることが可能になる。

【0040】次に、非反転レベルシフト回路S3、S4の回路構成及び動作波形図を図3に示す。反転レベルシフト回路S1、S2と異なる点は、電位AにプルアップされたMOSトランジスタM15のゲートに電圧V11が印加され、電位BにプルアップされたMOSトランジスタM16のゲートに電圧V12が印加されている点である(図3(a))。なお、図3(b)に示すように、MOSトランジスタM15、M16をインバータ構成にしてもよい。

【0041】図3(c)の動作波形図に示すように、この非反転レベルシフト回路S3、S4は入力電圧INに対して非反転のレベルシフト動作を行う。このレベルシフト回路を用いることにより、後述するように、電荷転送用MOSトランジスタM3、M4のゲート・ドレイン間電圧の絶対値を一定電圧(2Vdd)に揃えることが可能になる。

【0042】反転レベルシフト回路S1、S2、非反転レベルシフト回路S3、S4とチャージポンプ回路との接続関係は以下の通りである。反転レベルシフト回路S1にはクロックパルスCLK'、反転レベルシフト回路S2にはクロックパルスCLKB'が入力される。クロックパルスCLK'とCLKB'は夫々クロックパルスCLKとCLKBから作成されるが、電荷転送用MOSトランジスタM1～M4に電流が逆流するのを防止するために、ロウ(Low)の期間が短くなっている。すなわち、電荷転送用MOSトランジスタM1～M4が完全にオフしてからクロックパルスCLKとCLKBの変化により各ポンピングノードの昇圧を行っている。上記クロックパルスの位相関係は図4に示されている。

【0043】また、図1に示されているように、反転レベルシフト回路S1の高電位側の電源(電位A)としては、昇圧された1段後のポンピングノードの電圧V2を帰還して用いる。同様に反転レベルシフト回路S2の高電位側の電源(電位A)として昇圧された1段後のポンピングノードの電圧V3を帰還して用いる。また、反転レベルシフト回路S1、S2の低電位側の電源(電位B)としては、各段の電圧であるVdd、V1が夫々印加されている。

【0044】一方、非反転レベルシフト回路S3の低電位側の電源(電位B)としては、1段前のポンピングノードの電圧V1が用いられ、同様に非反転レベルシフト回路S4の低電位側の電源(電位B)としては、1段前のポンピングノードの電圧V2が用いられる。また、反転レベルシフト回路S1、S2の高電位側の電源(電位A)としては、各段の電圧であるV3、Voutが夫々印加されている。

【0045】上述した本実施形態によるチャージポンプ回路の特徴を要約すれば以下の通りである。第1に、前段2つの電荷転送用MOSトランジスタM1、M2はNチャネル型で構成され、後段2つの電荷転送用MOSトランジスタM3、M4はPチャネル型で構成されている点である。第2に中間電位の出力を可能にした反転レベルシフト回路S1とS2、非反転レベルシフト回路S3とS4を設けた点である。

【0046】これらの構成により、電荷転送用トランジスタM1～M4のゲート・ソース間電圧Vgs(トランジスタがオン状態の時)は以下のとおり2Vddに揃えることが導かれる。まず、次の関係が成り立つ。

$V_{gs}(M1) = V2(\text{High}) - V_{dd}$
 $V_{gs}(M2) = V3(\text{High}) - V1(\text{High})$
 $V_{gs}(M3) = V1(\text{Low}) - V3(\text{Low})$
 $V_{gs}(M4) = V2(\text{Low}) - V_{out}$

次に、定常状態のチャージポンプの昇圧動作から、さらに以下の関係が成り立つ。

$V1(\text{High}) = 2V_{dd}$, $V1(\text{Low}) = V_{dd}$
 $V2(\text{High}) = 3V_{dd}$, $V2(\text{Low}) = 2V_{dd}$
 $V3(\text{High}) = 4V_{dd}$, $V3(\text{Low}) = 3V_{dd}$
 $V_{out} = 4V_{dd}$

これらの関係式から、全ての電荷転送用MOSトランジスタのオン時のVgsの絶対値は表1に示すように同一値2Vddとなることが導かれる。したがって、高いVgsにより電荷転送用MOSトランジスタM1～M4のオン抵抗が下がり、高効率で大出力電流のチャ

ージポンプ回路が実現できる。また、電荷転送用MOSトランジスタM1～M4のゲート酸化膜厚(thickness of gate oxide)は一律に $2V_{dd}$ に耐える厚みに設計すれば良いので、電荷転送用MOSトランジスタの V_{gs} が不均一である場合に比べて、オン抵抗(ON-state resistance)を低く設計でき効率が良い。

【0047】

【表1】

電荷転送用MOSトランジスタのゲート・ソース間電圧 V_{gs}

MOSFET	M1	M2	M3	M4
V_{gs}	$2V_{dd}$	$2V_{dd}$	$-2V_{dd}$	$-2V_{dd}$

【0048】図4はチャージポンプ回路の動作を説明するためのタイミング図である。電荷転送用MOSトランジスタM1～M4はクロックパルスに応じて交互にオン・オフを繰り返す。ここで、反転レベルシフト回路S1とS2、非反転レベルシフト回路S3とS4に印加されるクロックパルスCLK'、CLKB'はデューティが異なる。すなわち、図に示すようにロウ(Low)の期間が短く設定されている。このため、電荷転送用MOSトランジスタM1～M4のオンの期間は短くなる。この理由は以下の通りである。

【0049】電荷転送用MOSトランジスタM1～M4はダイオード接続されていないので逆方向電流が流れる危険があり、これは電力効率を悪化させる。そこで、この逆方向電流を防ぐため、電荷転送用MOSトランジスタM1～M4のオンの期間は短くして、オフの期間に、結合コンデンサC1～C3に印加されるクロックパルスCLK、CLKBを変化させてポンピングを行っている。

【0050】また、図5は各ポンピングノードの電圧波形V1、V2、V3を示す図である。図中、 V_{ϕ} はクロックパルスCLK'、CLKB'の振幅、 ΔV_{ds} はMOSトランジスタのソースドレイン間電圧である。

【0051】なお、図1において、2段目の電荷転送MOSトランジスタM2から $2V_{dd}$ を取り出す出力回路が設けられている。この回路は反転レベルシフト回路S2によって制御されたMOSトランジスタMmとコンデンサCmから構成されている。この回路によれば、 $2V_{dd}$ の安定した直流電圧が得られるので、他の回路、例えばクロックドライバーの電源として好適である。

【0052】以上、本発明の実施形態による3段チャージポンプ回路について説明したが、その段数は3段に限定されることはない。すなわち、電荷転送用MOSトランジスタとして後段2段をPチャネル型、残りの前段をNチャネル型で構成することにより任意の段数のチャージポンプ回路を実現することができる。

【0053】なお、上述の3段チャージポンプ回路においては電荷転送用MOSトランジスタの V_{gs} の絶対値を $2V_{dd}$ に揃えることができるることを示したが、多段チャージポンプ回路においては電荷転送用MOSトランジスタの V_{gs} の絶対値として、 $3V_{dd}$ 以上に設定することも可能である。

【0054】そのためには、反転レベルシフト回路S1、S2の高電位側の電源としてより後段の接続ノードの電圧を利用し、非反転レベルシフト回路S3、S4の高電位側の電源としてより後段の接続ノードの電圧を利用すれば良い。ただし、ゲート酸化膜耐圧(breakdown voltage of gate oxide)を考慮すれば絶対値 $2V_{dd}$ が最も適している。

【0055】次に本発明の第2の実施形態に係るチャージポンプ回路を説明する。上述したチャージポンプ回路はプラス昇圧を行うものであるが、図6はマイナス昇圧(0V以下の昇圧)を行う2段チャージポンプ回路を示す概略回路図である。この2段チャージポンプ回路は、 $-2V_{dd}$ の昇圧電圧を出力するものであり、例えば $-6.5V$ の昇圧を行うのに適している。

【0056】図6において、クロックパルスCLK'、CLKB'とレベルシフト回路の組み合わせを変更している。すなわち、電荷転送用MOSトランジスタM1'、M2'、M3'が直列接続され、その接続ノードに結合コンデンサC1'、C2'が接続されている。M1'はPチャネル型でソースに接地電位(0V)が印加されている。M2'、M3'はNチャネル型である。

【0057】また、M1'のゲートには反転レベルシフト回路S1'の出力が印加され、M2'、M3'のゲートには非反転レベルシフト回路S2'、S3'の出力が印加されている。そして、電荷転送用MOSトランジスタM3'のドレインからマイナス昇圧電圧 $-V_{out}$ が output され、電流負荷Lに供給される。

【0058】ここで、電荷転送用MOSトランジスタM2'のゲート・ソース間電圧 V_{gs} (オン時)を $2V_{dd}$ とするために、非反転レベルシフト回路S2'の高電位側の電源を V_{dd} とした。これにより、全ての電荷転送用MOSトランジスタM1'、M2'、M3'のゲート・ソース間電圧 V_{gs} (オン時)の絶対値を $2V_{dd}$ とすることができます。

【0059】なお、図6において、2段目の電荷転送MOSトランジスタM2'から $-V_{dd}$ を取り出す出力回路が設けられている。この回路は非反転レベルシフト回路S2'によって制御されたMOSトランジスタMm'とコンデンサCm'から構成されている。この回路によれば、 $-V_{dd}$ の安定した直流電圧が得られるので他の回路に用いることができる。

【0060】図7は上記構成のチャージポンプ回路の動作を説明するためのタイミング図である。電荷転送用MOSトランジスタM1'、M2'、M3'のゲートに印加される電圧 $V_{gs}(M1) \sim V_{gs}(M3)$ により、M1'、M2'、M3'は交互にオンオフを繰り返す。ここで、クロックパルスCLK'、CLKB'はロウ(Low)の期間を短くすることにより、電流の逆流を防止している。なお、図8に各ポンピングノードの電圧波形V1、V2を示した。

【0061】次に本発明の第3の実施形態に係るチャージポンプ回路を説明する。図9はマイナス昇圧を行う3段チャージポンプ回路を示す概略回路図である。この回路の構成は基本的には図1に示したチャージポンプ回路の構成要素の極性を逆転させたものである。すなわち、前段2段の電荷転送用MOSトランジスタM1'、M2'はPチャネル型、後段2段の電荷転送用MOSトランジスタM3'、M4'はNチャネル型で構成している。

【0062】反転レベルシフト回路S1'の低電位側の電源(電位B)としては、昇圧された1段後のポンピングノードの電圧V2'を戻して用いる。同様に反転レベルシフト回路S2'の低電位側の電源(電位B)は昇圧された1段後のポンピングノードの電圧V3'を戻して用いる。また、反転レベルシフト回路S1'、S2'の高電位側の電源(電位A)としては、各段の電圧であるVss、V1'が夫々印加されている。

【0063】一方、非反転レベルシフト回路S3'の高電位側の電源(電位A)としては、1段前のポンピングノードの電圧V1'が用いられ、同様に非反転レベルシフト回路S4'の高電位側の電源(電位A)としては、1段前のポンピングノードの電圧V2'が用いられている。また、反転レベルシフト回路S3'、S4'の低電位側の電源(電位B)としては、各段の電圧であるV3'、 $-V_{out}$ が夫々印加されている。

【0064】なお、反転レベルシフト回路S1'とS2'の構成は図2に示すものと同一であり、非反転レベルシフト回路S3'とS4'の構成は図3に示すものと同一である。また、このチャージポンプ回路の動作は既に説明したプラス昇圧のチャージポンプ回路の動作と同様に理解できるので詳細な説明は省略する。

【0065】上述の構成によれば、全ての電荷転送用MOSトランジスタM1'～M4'の V_{gs} の絶対値は同一値 $2V_{dd}$ となる。したがって、高い V_{gs} により電荷転送用MOSトランジスタM1'～M4'のオン抵抗が下がり、高効率で大出力電流のマイナス昇圧のチャージポンプ回路が実現できる。また、電荷転送用MOSトランジスタM1'～M4'のゲート酸化膜厚は一律に $2V_{dd}$ に耐える厚みに設計すれば良いので、電荷転送用MOSトランジスタの V_{gs} が不均一である場合に比べて、オン抵抗を低く設計でき効率が良い。

【0066】以上、マイナス昇圧を行う3段チャージポンプ回路について説明したが、その段数は3段に限定されることはない。すなわち、電荷転送用MOSトランジスタとして前段2段をPチャネル型、残りの後段をNチャネル型で構成することにより任意の段数のマイナス昇圧を行うチャージポンプ回路を実現することができる。

【0067】次に本発明の4の実施形態に係るチャージポンプ回路を説明する。図10はマイナス昇圧を行う2段チャージポンプ回路を示す概略回路図である。図6に示した第2の実施形態に係る第2段チャージポンプ回路と異なる点は次の2点である。

- 1) 電荷転送用MOSトランジスタM1、M2、M3がすべてNチャネル型である。
- 2) 電荷転送用MOSトランジスタのオン電圧(オン時のゲート電圧)として V_{dd} またはGNDを用いる。すなわち、非反転レベルシフト回路S1、S2、S3の高電位側の電源として、それぞれ V_{dd} 、 V_d 、GNDが用いられている。

【0068】そのため、このチャージポンプ回路において、電荷転送MOSトランジスタのオン時の V_{gs} としては、M1については V_{dd} 、M2及びM3については $2V_{dd}$ となる。このように、本実施形態のチャージポンプ回路では、第2の実施形態に係る第2段チャージポンプ回路と異なり、全ての電荷転送MOSトランジスタのオン時の V_{gs} を同一値にすることはできない。

【0069】しかしながら、電荷転送MOSトランジスタを全て同一チャネル型で形成しているので、第2の実施形態に比して製造プロセス(manufacturing process)を簡略化できる利点が大きい。具体的には、第2の実施形態ではトリプルウェル構造(triple well structure)が必須であるのに対して、本実施形態によれば、ツインウェル構造(twin well structure)で足るので、その分製造工数を少なくすることができる。

【0070】

【発明の効果】本発明によれば、電荷転送用MOSトランジスタのゲート・ソース間電圧 V_{gs} として閾値電圧以上の高い電圧を印加できるので、電圧ロスの無い高効率のチャージポンプ回路を提供することができる。

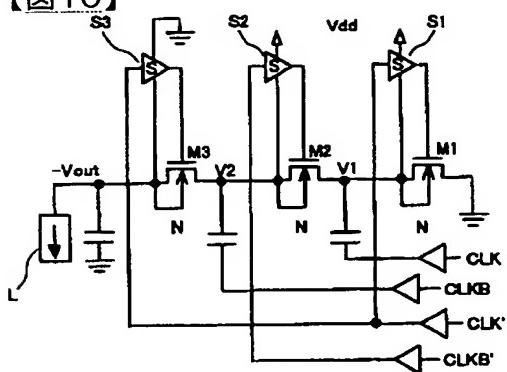
【0071】また、絶対値 $2V_{dd}$ 以上の高いゲート・ソース間電圧 V_{gs} により電荷転送用MOSトランジスタM1～M4のオン抵抗が下がり、高効率で大出力電流のチャージポンプ回路が実現できる。

【0072】さらに、電荷転送用MOSトランジスタのゲート・ソース間電圧、ゲート・基板間電圧を一定電圧(例えば、絶対値で $2V_{dd}$)に揃えることができるので、ゲート酸化膜厚は一律に絶対値で $2V_{dd}$ に耐える厚みに設計すれば良い。これにより、電荷転送用MOSトランジスタのゲート・ソース間電圧 V_{gs} が不均一である場合に比べて、オン抵抗を低く設計することができる。

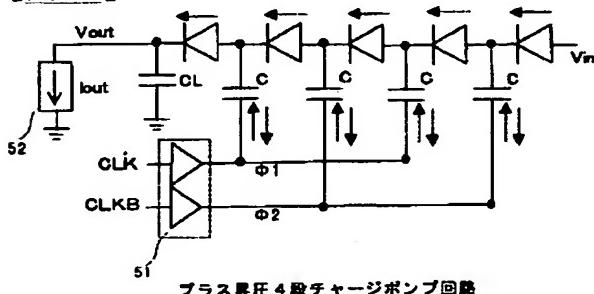
【0073】さらにまた、本発明によれば、プラス昇圧とマイナス昇圧のチャージポンプ回路を提供することができ、しかもそのチャージポンプ段数を任意に設定可能なので、所望の昇圧電圧を得ることが可能となる。

図面

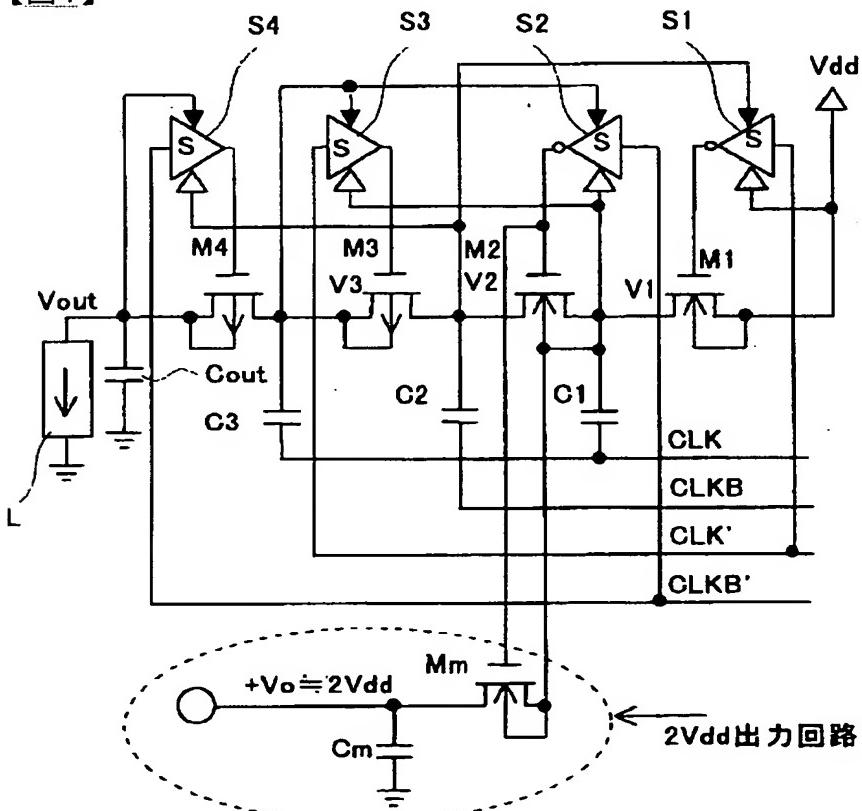
【図10】



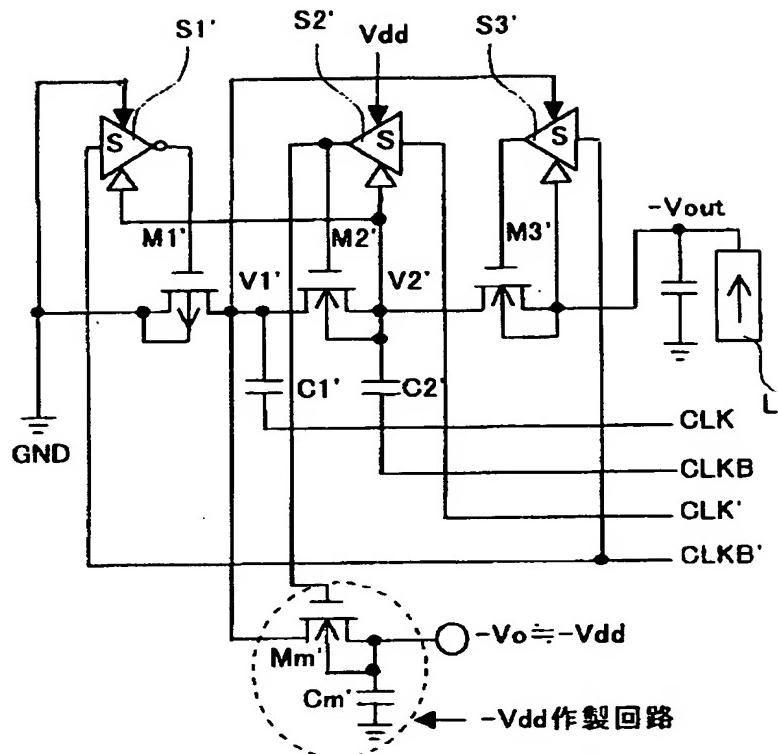
【図11】



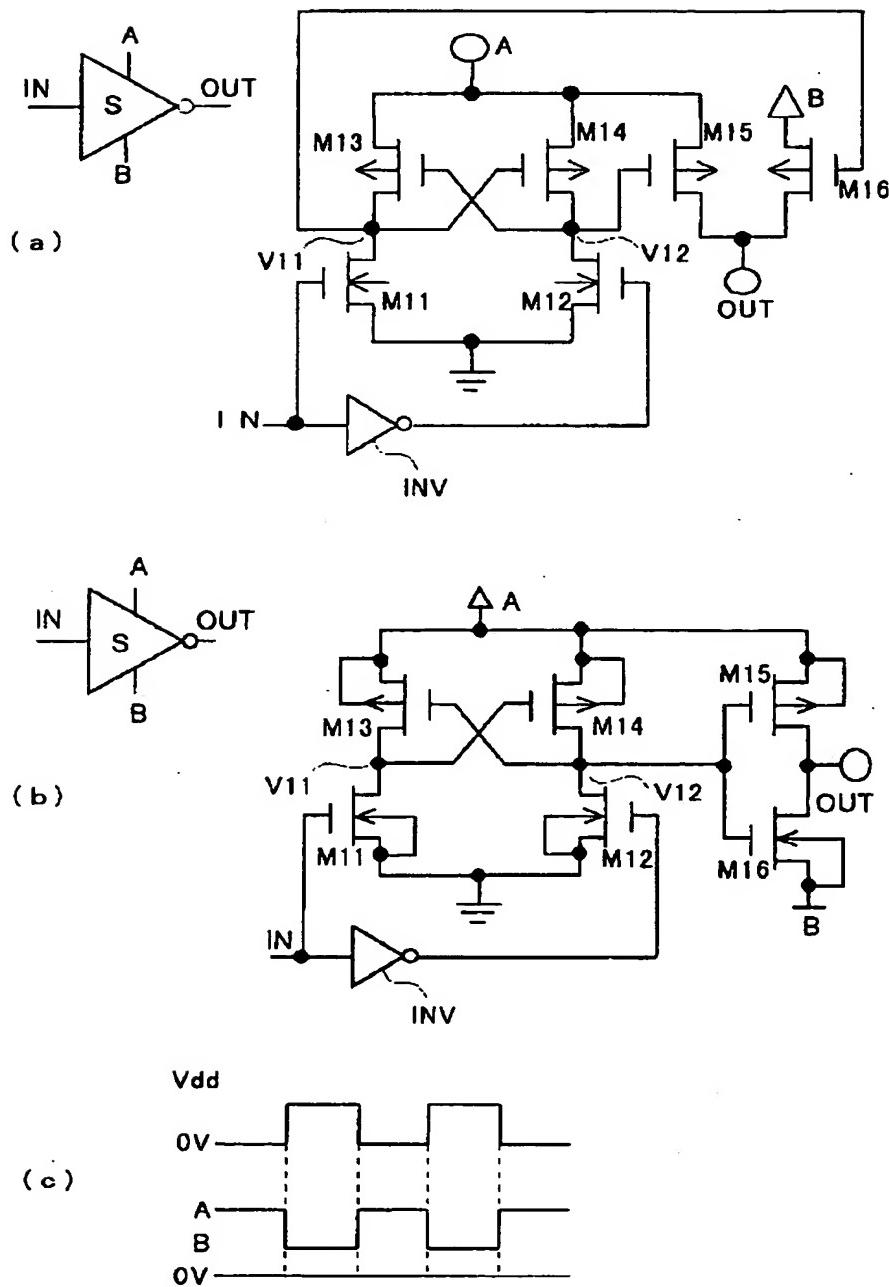
【図1】



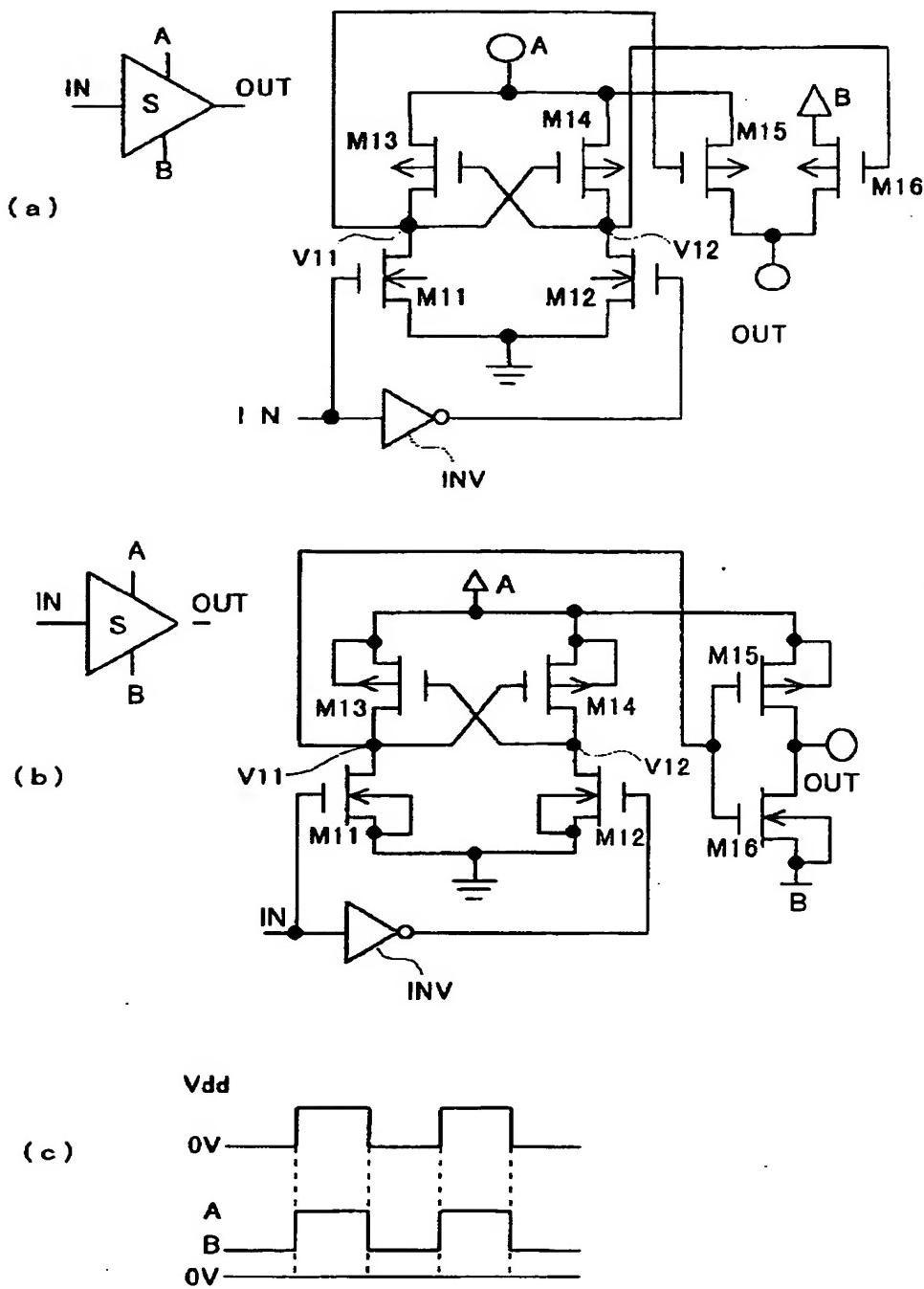
【図6】



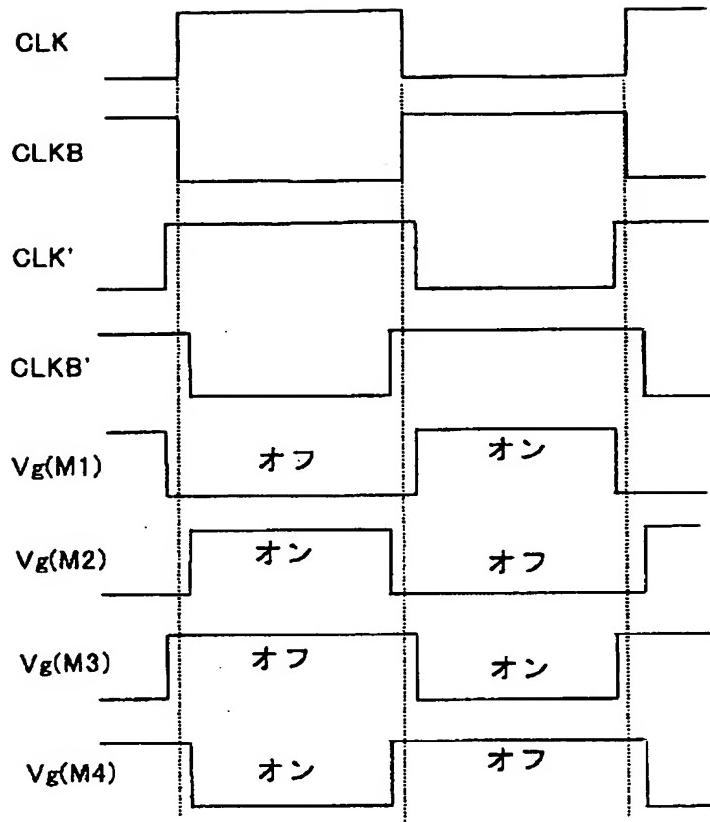
【図2】



【図3】

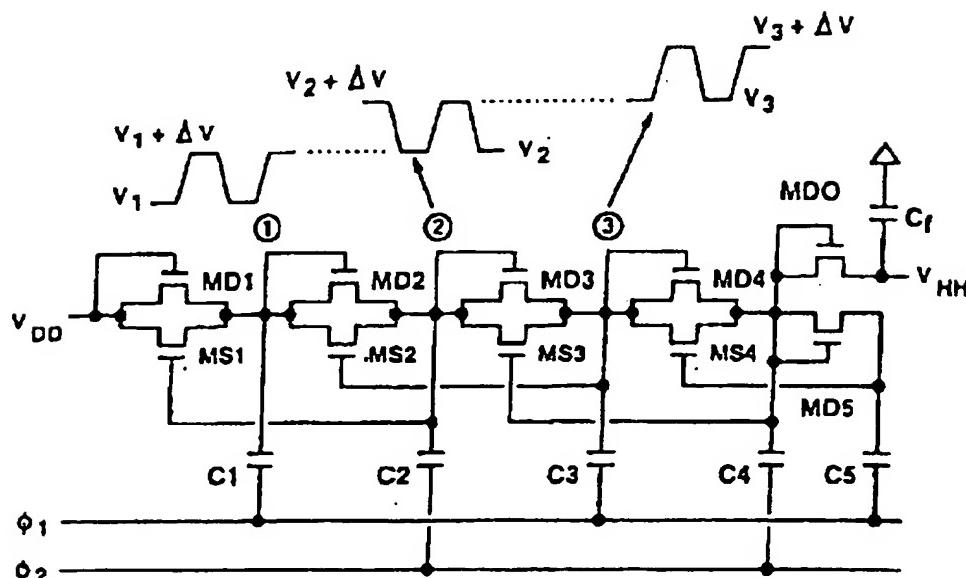


【図4】

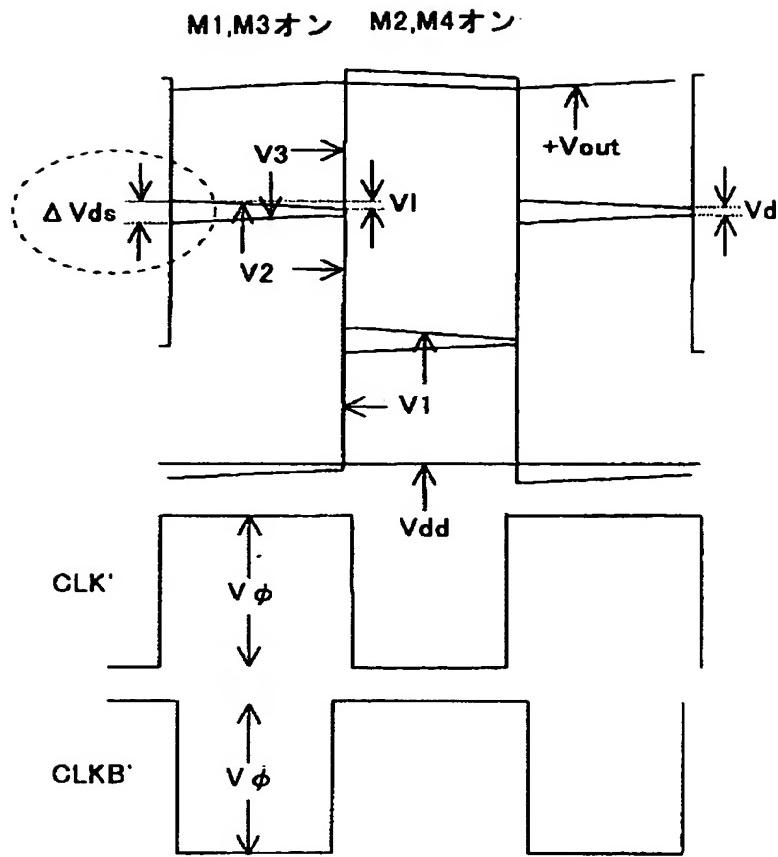


プラス昇圧チャージポンプ回路の各電荷転送MOSFETのゲートに印加される信号のタイミング

【図12】

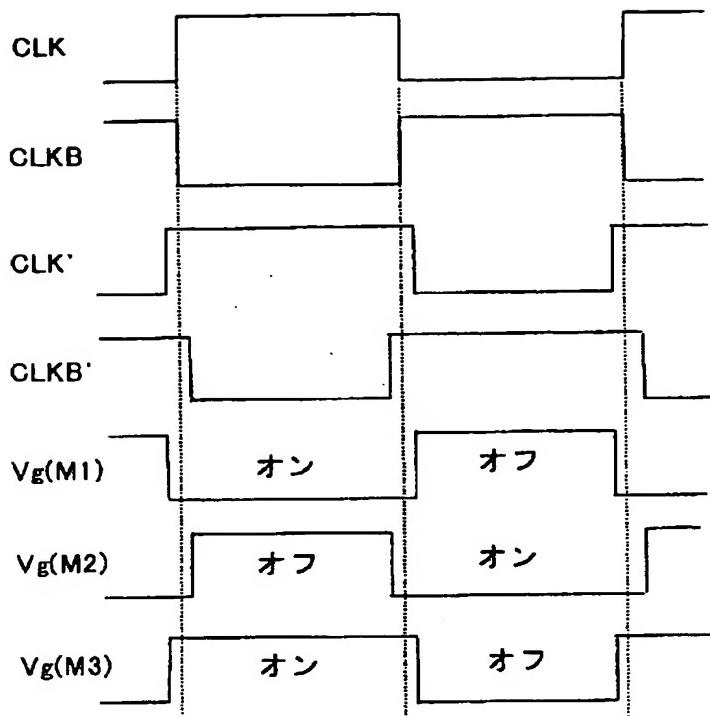


【図5】



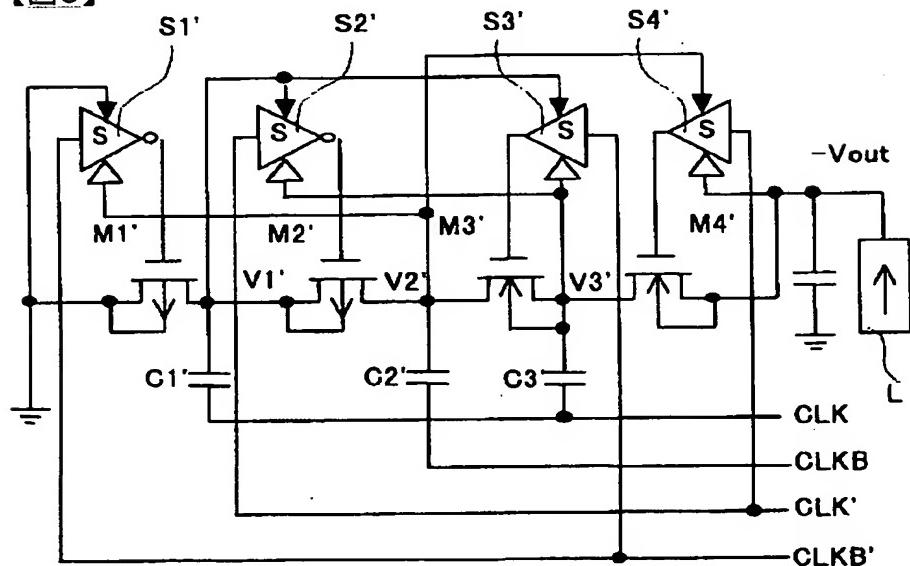
プラス3段昇圧チャージポンプ回路の各ノードの電圧波形

【図7】



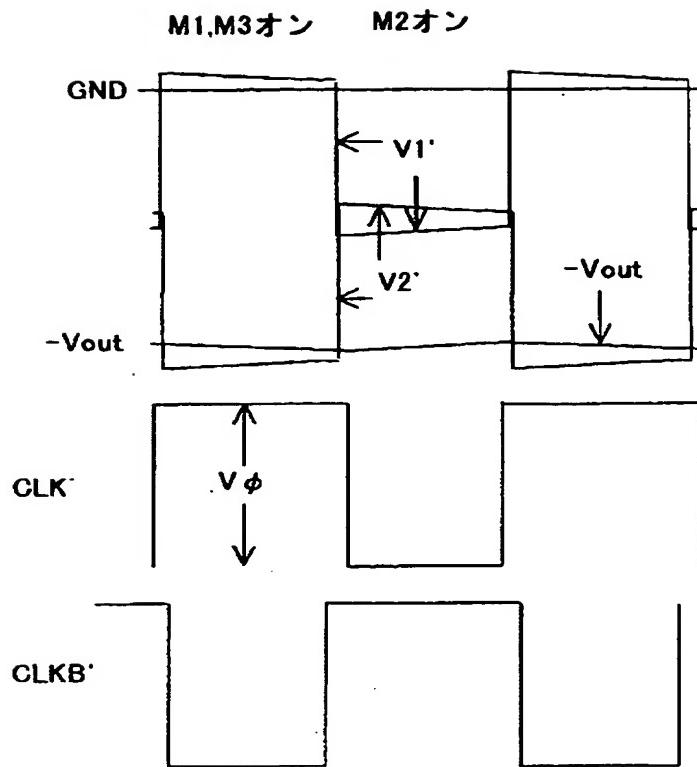
マイナス昇圧チャージポンプ回路の各電荷転送MOSFETのV_{gs}信号のタイミング

【図9】



マイナス3段昇圧チャージポンプ回路

【図8】



マイナス2段昇圧チャージポンプ回路の各ノード
の電圧波形の概念図

【図13】

